

Three Dimensional Simulation of the Process Gas Flow Pattern in a Plasma Enhanced Rapid Thermal Processor for Process Performance Analysis

주상래, 이해원, 서승택, 이광순*

서강대학교

(kslee@sogang.ac.kr*)

90 nm를 지나 65 nm 급 이하 device로 접어들면서, gate dielectric의 equivalent oxide thickness는 1.2 nm 이하로 유지 되어야 한다. 그러나, 기존의 열처리를 수반하는 공정방법은 선폭의 미세화와 gate dielectric film의 열처리 공정 중 원치 않는 확산으로 인한 pin hole 생성으로 누설전류가 증가하는 문제가 있어 더 이상 사용이 어려운 상황이다. 이러한 공정적 한계를 극복하기 위해 최근 remote plasma source를 이용하여 웨이퍼 면내의 thermal budget을 650°C 이하로 줄일 수 있는 plasma enhanced RTP (PERTP)공정이 활발히 연구되고 있다. 본 논문은 PERTP process chamber 최적 설계를 위하여, remote plasma source에서 발생된 radical이 포함된 공정 가스의 chamber 내에서의 유동장 모사 및 그에 따른 공정 결과를 전산모사 하였다. 기구적 구현 측면에서는 웨이퍼 회전 요소를 적용하여 유동장 모사를 수행 하였으며, 공정 측면에서는 공정 radical의 유동 상태에서의 텅스텐-할로겐 복사 열원에 의한 화학반응 결과를 합리적으로 모사 하는 것을 목적으로 실험을 진행하였다. 구현된 전산 모사의 방법 및 결과는 양산 장비업체에서 개발 후 성능평가 중인 300 mm PERTP 장비의 공정 결과와 비교 분석을 통해 그 신뢰성을 확인 후 장비개발, 운용의 해법을 제공함을 최종 목표로 한다.