

$\text{Si}_3\text{N}_4/\text{SiO}_2$ 고선택비 인산 습식에칭기술 연구

정준의, 윤미현, 오지숙, 임상우*

연세대학교

(swlim@yonsei.ac.kr*)

실리콘 직접 회로기술의 발전함에 따라 반도체 소자가 소형화 되고 집적화 되어, 반도체 소자와 소자간의 간섭현상이 큰 문제가 되고있다. 이를 해결하기 위해 소자 간을 분리하는 공정이 도입되었는데, 현재 가장 널리 사용되고 있는 공정은 STI (Shallow Trench Isolation) 공정이다. STI 공정에서 제일 중요한 요소 중 하나가 Si_3N_4 만을 선택적으로 etching하는 것인데, $\text{Si}_3\text{N}_4/\text{SiO}_3$ 의 selectivity가 낮을 경우 SiO_2 층에 손상을 야기시켜 electrical current leakage를 유발 시킨다. 현재 STI공정에서 주로 쓰이는 echant는 고순도 phosphoric acid (H_3PO_4)로써, $\text{Si}_3\text{N}_4/\text{SiO}_3$ 의 selectivity는 50 : 1 수준이다. 현재 H_3PO_4 를 이용해 Si_3N_4 를 선택적으로 etching시키는 것에 관한 연구는 진행되어 있으나, 이 echant에 신 물질을 첨가해 selectivity를 높이는 연구는 진행된 바가 거의 없는 실정이다. 본 연구에서는 기존 echant에 신 물질, HCl, O_3 , 양이온성 /음이온성/비이온성 계면활성제를 첨가하여 50 : 1 보다 더 높은 선택비가 나오는지 분석하였다. 본 연구는 측정기기로 ellipsometer를 사용하며, 시간에 따른 $\text{Si}_3\text{N}_4/\text{SiO}_3$ 의 두께 변화를 측정하였다.