

InGaAs 표면 세정을 위한 표면상태에 따른 파티클 부착 및 세정원리

이준우, 임상우†

연세대학교

(swlim@yonsei.ac.kr†)

기존의 반도체 물질인 실리콘이 tunneling effect, 낮은 전자이동도와 같은 물리적 한계에 부딪히면서 차세대 반도체 소자에 대한 연구의 필요성이 대두되고 있다. 3족 원소와 5족 원소가 결합된 III-V족 반도체는 높은 전자이동도를 가지며 적절한 밴드갭을 가지고 있어 고효율, 저전력 반도체 소자를 위한 소재로 연구되고 있다. 그러나, III-V족 반도체는 실리콘과는 산화, 에칭 등 화학반응이 상이하어 기존의 실리콘 공정을 가져올 수 없기 때문에 III-V족 반도체를 공정에 적용하기 위해서 많은 기초 연구가 필요하다. CMP 공정에는 나노미터 크기의 실리카 입자가 사용되는데 CMP 공정 후 표면에 부착되어 후속 공정에 영향을 주기 때문에 이들의 제거가 필수적이다. 따라서, 본 연구에서는 InGaAs 표면 세정을 위해 InGaAs 표면상태에 따른 실리카 입자의 부착 거동 및 이를 제거하기 위한 세정 원리 연구를 진행하였다. 본 연구에서는 InGaAs 표면 처리에 따른 실리카 입자의 부착 거동을 알아보기 위해 산, 염기 등 다양한 용액을 처리하여 InGaAs 표면 상태를 달리하였다. InGaAs 표면에 실리카 입자를 부착하여 InGaAs 표면 상태에 따른 실리카 입자의 부착량을 비교하였다. 또한, 부착된 실리카를 제거하기 위해 다양한 세정 물질의 혼합 및 surfactant 등의 첨가제에 대한 탐구가 이루어졌다.